Arhitectura calculatoarelor

Laboratorul 5.

5.1. Semisumatorul cu propagarea transportului

Dorim să eliminăm dezavantajele sumatorului serial proiectând o schemă complet combinaţională, care să calculeze suma a două numere binare într-un singur ciclu de tact.

Considerăm două numere X și Y reprezentate binar astfel:

$$X = x_0 x_1 x_2 \dots x_{n-1}$$
$$Y = y_0 y_1 y_2 \dots y_{n-1}$$

Se presupune, într-o primă instanță, că cele două numere sunt întregi și pozitive. Se notează cu indicele 0 rangul cel mai semnificativ și cu indicele n-1 rangul cel mai puțin semnificativ. Această notație este tradițională pentru dispozitivele aritmetice. Rezultatul adunării este numărul:

$$Z = z_0 z_1 z_2 \dots z_{n-1}$$

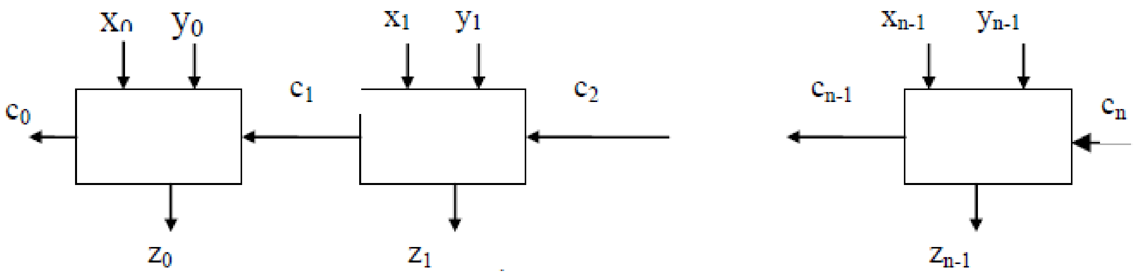
Se va folosi pentru fiecare rang binar câte un sumator elementar, care adună cifrele de rang i ale celor două numere cu transportul ce vine din rangul anterior, C_{i+1}, rezultând cifra de rang i a rezultatului şi transportul către rangul următor, C_i.

Ecuațiile logice ale sumatorului elementar, rezultate din minimizarea cu porți logice de tip ŞI, SAU și SAU-EXCLUSIV sunt:

$$z_i = x_i \oplus y_i \oplus c_{i+1}$$

$$c_i = x_i \cdot y_i + x_i \cdot c_{i+1} + y_i \cdot c_{i+1}$$

Realizarea schemei combinaţionale presupune poziționarea în cascadă a *n* sumatoare elementare, conform schemei:



Deoarece transportul se propagă de la o celulă de sumator către următoarea, din rang în rang, acest tip de sumator se numește „cu propagarea transportului” sau „*ripple carry*”. Intrarea C_n se presupune a fi zero, dacă nu provine din altă sursă, de exemplu o operație anterioară.

Notăm cu τ timpul de propagare a semnalului printr-o poartă logică. Acest timp depinde de tehnologia folosită la realizarea circuitelor integrate. Deoarece un sumator elementar conține două nivele de porți, timpul necesar pentru stabilizarea rezultatului la toate cele n ieșiri ale sumatorului este:

$$T_{adunare} = 2n\tau$$

5.2. Sumatorul cu calcul anticipat al transportului

Principalul dezavantaj al sumatoarelor cu propagarea transportului este că timpul de calcul creşte proporţional cu numărul de ranguri al sumatorului. Din acest motiv, realizarea operaţiei de adunare/scădere într-un singur ciclu de tact devine problematică. În principiu, schema fiind pur combinaţională, ea nu implică dependenţa de un semnal de tact pentru serializare. Totuşi, pentru un număr mare de biţi, timpul de calcul nu scade semnificativ în raport cu sumatorul serial, la ambele tipuri de dispozitive existând o relaţie de proporţionalitate între durata efectuării operaţiei şi numărul de biţi.

Ne dorim să proiectăm un sumator care să realizeze operaţia de calcul într-un timp constant, indiferent de numărul de biţi ai operanzilor. În acest scop suntem dispuşi să creştem complexitatea schemei combinaţionale a unui sumator elementar, proporţional cu rangul acestuia, acesta fiind preţul plătit pentru creşterea vitezei.

Ideea schemei porneşte de la observaţia că suma dintre biţii x_i şi z_i ai unui rang anume se face într-un timp egal cu 2τ, doar transportul fiind calculat cu întârziere. Dacă am putea calcula transportul anticipat, concomitent pentru toate rangurile, am putea să eliminăm factorul n din formula prin care obținem pe $T_{adunare}$.

Pornim de la ecuaţia de calcul al transportului în sumatorul elementar care este:

$$c_i = x_i \cdot y_i + x_i \cdot c_{i+1} + y_i \cdot c_{i+1}$$

Descompunem această ecuaţie în forma:

$$c_i = x_i \cdot y_i + (x_i + y_i)c_{i+1} = g_i \cdot p_i c_{i+1}$$

Unde:

- g_i este termenul de generare a transportului în acest rang;
- p_i este termenul de propagare a transportului din rangul anterior în rangul curent;

Calculăm transportul în rangul următor:

$$c_{i-1} = g_{i-1} + p_{i-1} \cdot c_i = g_{i-1} + p_{i-1} \cdot g_i + p_{i-1} \cdot p_i \cdot c_{i+1}$$

Dezvoltînd în continuare această relaţie rezultă că transportul de ieşire al oricărui rang se poate obţine ca o sumă de produse a termenilor calculaţi în rangurile anterioare. Desigur, este necesar să se modifice celula elementară a sumatorului. Acesta va avea acum trei intrări x_i, y_i, c_{i-1} şi trei ieşiri: z_i, g_i, p_i. Fiecare sumator elementar va calcula direct cifrele rezultatului iar transporturile se vor calcula de către o schemă combinaţională proiectată conform dezvoltării relaţiei de mai sus pentru fiecare rang.

Pentru celula de rang *i* vom avea:

$$z_i = x_i \oplus y_i \oplus c_{i+1}$$

$$g_i = x_i \cdot y_i$$

$$p_i = x_i + y_i$$

Iar c_i se va calcula dezvoltând seria pentru fiecare rang astfel:

$$c_n$$

$$c_{n-1} = g_{n-1} + p_{n-1} \cdot c_n$$

$$c_{n-2} = g_{n-2} + p_{n-2} \cdot g_{n-1} + p_{n-2} \cdot p_{n-1} \cdot c_n$$

$$c_{n-3} = g_{n-3} + p_{n-3} \cdot g_{n-2} + p_{n-3} \cdot p_{n-2} \cdot g_{n-1} + p_{n-3} \cdot p_{n-2} \cdot p_{n-1} \cdot c_n$$

Datorită modului în care se face calculul transportului, acest tip de dispozitiv se numeşte „sumator cu transport anticipat" sau sumator „carry lookahead".

Pentru a calcula timpul de adunare căutăm linia cea mai lungă de porţi, pe toate ramurile, pornind de la semnalele de intrare x_i, z_i şi c_n până la fiecare semnal de ieşire z_i. Acest timp este:

$$T_{adunare} = 4\tau$$

Exerciții

1. Să se proiecteze un sumator paralel de tip *ripple carry* cu patru ranguri binare și să se simuleze funcționarea acestuia.
   Indicație: Folosiți comutatoare sau generatorul de cuvinte pentru valorile de intrare și un afișaj cu 7 segmente pentru vizualizarea semnalelor de ieșire. Nu folosiți sumatoarele predefinite. Folosiți sumatorul implementat ca subansamblu în lucrarea anterioară.
2. Să se proiecteze un sumator *carry lookahead* cu patru ranguri binare și să se simuleze funcționarea acestuia.